

⑩日本国特許庁

⑪特許出願公開

公開特許公報

昭54—5366

⑫Int. Cl.² 識別記号 ⑬日本分類 庁内整理番号 ⑭公開 昭和54年(1979)1月16日
H 03 F 3/347 98(5) A 7 6832—5J
H 03 F 1/02 98(5) A 31 7827—5J 発明の数 1
審査請求 未請求

(全 3 頁)

⑮トランジスタのベース電流補償回路

東京芝浦電気株式会社音響工場
内

⑯特 願 昭52—70617

⑰出 願 人 東京芝浦電気株式会社

⑱出 願 昭52(1977)6月15日

川崎市幸区堀川町72番地

⑲発 明 者 山口浩保

⑳代 理 人 弁理士 鈴江武彦 外2名

横浜市磯子区新磯子町33番地

明 細 書

1. 発明の名称

トランジスタのベース電流補償回路

2. 特許請求の範囲

被補償用のトランジスタと略同一特性を有す補償用のトランジスタと、この補償用のトランジスタのベース電流から前記被補償用のトランジスタの直流ベースバイアス電流の影響を打ち消す電流を生成する手段とを具備してなることを特徴とするトランジスタのベース電流補償回路。

3. 発明の詳細な説明

この発明は特に集積回路化に好適するトランジスタのベース電流補償回路に関する。

近時、多くのリニア回路の領域で集積回路化が進められている。そしてこのようないわゆるリニアICではPNPトランジスタとしてラテラル形構造のものが多用されるが、これは構造上電流増幅率(h_{FE})が小さくせいぜい1~5.0程度のものでしか得られない。このため特に無(小)

信号時のベースバイアス電流の影響が無視し得ず、リニアリティを悪化させたり、浅れ出力を生じたりする欠点があつた。

そこでこの発明は以上のような点に鑑みてなされたもので、電流増幅率の小さいトランジスタを使用する回路において、当該トランジスタの直流ベースバイアス電流の影響を打ち消して見掛上の電流増幅率を略無限大までに高めたものとし得、以つて特に集積回路化に好適するようにしたトランジスタのベース電流補償回路を提供することを目的としている。

以下図面を参照してこの発明の一実施例につき詳細に説明する。

すなわち第1図はトランジスタ Q_1 、 Q_2 でなる直線検波器に適用する場合を示すもので、図中破線で囲んだ部分がベース電流補償回路11である。そしてトランジスタ Q_1 は負荷抵抗 R_L を有するエミッタ接地増幅器12であつて、トランジスタ Q_2 はこのエミッタ接地増幅器12の出力端(コレクタ)と入力端(ベース)

INにそれぞれベース、エミッタが対応して接続された帰還用整流素子13である。

而してかかる直線検波器に信号源V_iから信号源抵抗R_gを介して入力信号V_iが入力端INに供給されたとすると、 $I_i = V_i / R_g$ なる入力電流が流れるようになるが、この入力端INに流れる半サイクルの信号電流は検波素子としてのトランジスタQ₁におけるエミッタに流れ込むことになる。これによつてトランジスタQ₁のコレクタから出力電流I_oとして出力端OUTに導出される。一方、信号源V_iに引き込まれる他の半サイクルの信号電流はトランジスタQ₁のベースから流れ出て故Q₁をオンせしめるが、このときトランジスタQ₁のエミッタからは流れ出せないで出力電流としては現われない。つまり、このようにして半波整流が行なわれるものであるが、その出力電流が入力電圧に比例しているので直線検波器が実現されることになる。

ところで単にこのままでは無信号時にトラン

このような構成において、今、トランジスタQ₁、Q₂、Q₃の電流増幅率を β_p とし、トランジスタQ₁、Q₂が利得1の電流ミラー回路とし、トランジスタQ₃のコレクタ電流を(I)とすれば、トランジスタQ₂のコレクタ電流は

$$\frac{I}{1 + \beta_p}$$

となる。またトランジスタQ₃のコレクタ電流すなわちトランジスタQ₃のベース電流は

$$\frac{I}{1 + \beta_p} \left\{ 1 + \frac{1}{(1 + \beta_p)\beta_p} \right\}$$

となる。従つて、無信号時における出力電流(I_{out(q)})は

$$\begin{aligned} I_{out(q)} &= \frac{I}{1 + \beta_p} - \frac{I}{1 + \beta_p} \left\{ 1 + \frac{1}{\beta_p(1 + \beta_p)} \right\} \\ &= - \frac{I}{(1 + \beta_p)^2 \beta_p} \end{aligned}$$

となり、かかるベース電流補償回路11がない場合のそれ($-\frac{I}{1 + \beta_p}$)に比して $(1 + \beta_p)\beta_p$ 倍だ

トランジスタQ₁のベース電流が、トランジスタQ₁で $\alpha (= \frac{\beta}{1 + \beta})$; $\beta = h_{FE}$)倍されて、故Q₁のコレクタ電流として発生するようになるため、小信号時のリニアリティを悪化せしめたり、出力端OUTにレベルメータを接続しているときは無信号時であるにもかかわらず流れ電流としてレベルメータを振らせてしまうような誤表示の問題がある。この弊害は正にかかる点に鑑みてなされているもので、ベース電流補償回路11によつて前述のような不所望な影響を打ち消すものである。

すなわちベース電流補償回路11は前記トランジスタQ₁にカスコード接続され該Q₁と略同一電流で動作するように選定された同一形状同一極性の略同一特性を有するトランジスタQ₂と、このトランジスタQ₂によつて駆動され前記トランジスタQ₁のコレクタ電流から前記トランジスタQ₁のベース電流を等価的に減じる如く制御する電流ミラー回路としてのトランジスタQ₃、Q₂とで構成される。

け改善されたことになる。例えば $\beta_p = 10$ であつたとすれば110倍の改善効果があることになるから、この発明による効果が顕著なものであることがわかる。

またI_{out(q)}は上式のごとく負となるので、出力端OUTにレベルメータを接続した場合、無信号時であるにもかかわらずメータが振れてしまうといった誤表示の問題もなくなる。

なお以上においてトランジスタQ₁をいわゆるラテラルPNPマルチコレクタ形のものとして使用する場合には、トランジスタQ₁によるベース電流補償回路11がQ₁のベース電流と等しい電流をトランジスタQ₂のコレクタ電流から減少し得るようそのトランジスタQ₂、Q₃による電流ミラー回路の利得を上げてやればよく、この他にもこの発明の要旨を逸脱しない範囲で種々の変形を実施し得るのは勿論である。

例えば第2図に示すようにベース電流補償回路11'はそのトランジスタQ₁を被補償用と

るトランジスタ Q_1 に対して第1図のように必ずしもカスコード接続しなくともよいものである。すなわち、この場合、トランジスタ Q_1 は別の電流ミラー回路となるトランジスタ Q_2 、 Q_3 によつて定電流源 I_0 から直流動作電流が供給されるもので、トランジスタ Q_1 がその Q_2 と直列に挿入されていることによつて、 Q_1 と Q_2 とは動作電流が等しくなつて前述のように出力端OUTに Q_1 のベース電流の影響が現われるのを改善することができる。

また第3図に示すように一般の増幅回路やバイアス回路に適用することもできる。すなわちこの場合、 Q_{11} 、 Q_{12} は入力段差動対トランジスタであつて、 Q_{11} はそれの電流源である。そしてベース電流補償回路21を構成するトランジスタ Q_{13} は Q_{11} に比して動作電流が2倍となつている。そこで Q_{13} のベース電流 $\frac{I_0}{2}$ をトランジスタ Q_{14} 、 Q_{15} からなる電流ミラー回路で Q_{11} のベース電流に略等しい電流として作り出し、それを Q_{11} のベースに供給してやる。これ

によつて Q_{11} の直流ベース電流は殆んど全てが Q_{11} から供給され、外部からの直流入力電流を大幅に減少することができるものである。

従つて以上詳述したようにこの発明によれば、電流増幅率 β の小さいトランジスタを使用する回路において、当該トランジスタの直流ベースバイアス電流の影響を打ち消して見掛け上の電流増幅率を略無限大(等価的に β^3 程度)までに高めたものとし得、以つて特に集積回路化に好適するようにしたトランジスタのベース電流補償回路を提供することが可能となる。

4. 図面の簡単な説明

第1図はこの発明に係るトランジスタのベース電流補償回路の一実施例として直線検波器に適用する場合を示す結線図、第2図は同じく直線検波器に適用する場合の他の例を示す結線図、第3図は一般の増幅回路に適用する場合を示す結線図である。

11…ベース電流補償回路

12…エミッタ接地増幅器

13…掃過用整流素子

$Q_1 \sim Q_6$ …トランジスタ

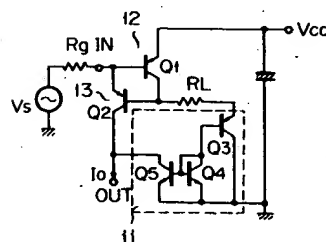
R_L …負荷抵抗

IN…入力端

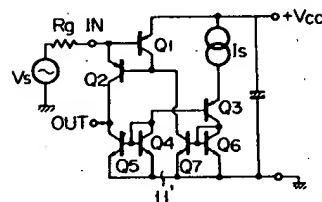
OUT…出力端

V_s …信号源

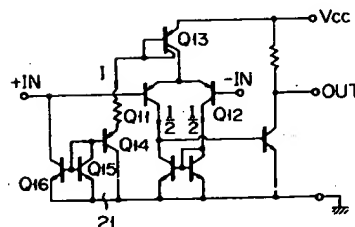
第1図



第2図



第3図



出願人代理人 井理士 鈴江 武彦